

## Exámenes Sistemas Digitales (4ª edición)

Feb 2002 - 2ºS - B4

La estructura básica de un biestable está compuesta por:

2 entradas y 2 salidas

↓  
R-S

↓  
Q -  $\bar{Q}$

Feb 2002 - 2ºS - B7

Es falso que una memoria RPRAM no permita modificar su contenido. Las RPRAM no existen ⇒ b

Feb 2002 - 1ºS - C10

Es falso que un codificador es un sistema secuencial...  
d

Sep-2001 - B3

Es falso que en los cod. sin prioridad en caso de activarse dos o más entradas simultáneamente, la salida es el producto lógico de las salidas correspondientes a cada entrada activada por separado.

Feb 2001 - 2ºS - D4

Es falso que un biestable JK tenga dos entradas de datos ASINCRONAS J y K

↓  
c

Feb 2001 - 2º S - D.5

Es verdadero que los circuitos secuenciales pueden clasificarse en síncronos y asíncronos  $\Rightarrow$  b

Feb 2001 - 1º S - B.1

Es falso que un multiplexor tenga varias entradas de datos y varias líneas de salida

UNICA

b

a

Feb 2001 - 1º S - B.2

En un biestable RS es verdadero que tiene dos entradas normalmente asíncronas, S y R y dos salidas Q y  $\bar{Q}$ .  $\Rightarrow$  a

Pero realmente pueden ser totalmente válidas las respuestas b y d aunque en el libro no se expliquen las variantes de biestables RS

Feb 2003 - 1º S - D2

En relación con los biestables es falso:

En el biestable T si la entrada T es 1, la salida Q no cambia al producirse los impulsos de reloj  $\Rightarrow$  d

Sep 2003 - A. 3

En relación con los circuitos contadores es cierto:

Un contador es un circuito secuencial  $\Rightarrow$  **d**

Sep 2003 - R. 6

En relación con el biestable JK, es cierto que:

El biestable JK tiene dos entradas de datos síncronas (J, K)  
y una entrada de reloj  $\Rightarrow$  **b**