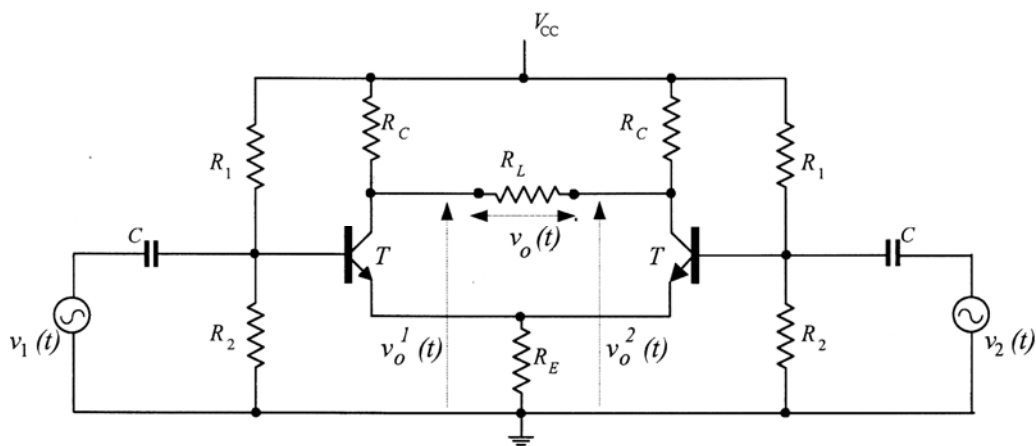


#### 4. Familias lógicas: ECL, MOS, CMOS, BICMOS

- 1.- Lógica emisoros acoplados
- 2.- Inversor básico en MOS
- 3.- " " " CMOS
- 4.- Circuitos NAND, NOR y puertas de transmisión en CMOS
- 5.- " BICMOS
- 6.- Comparación entre familias.

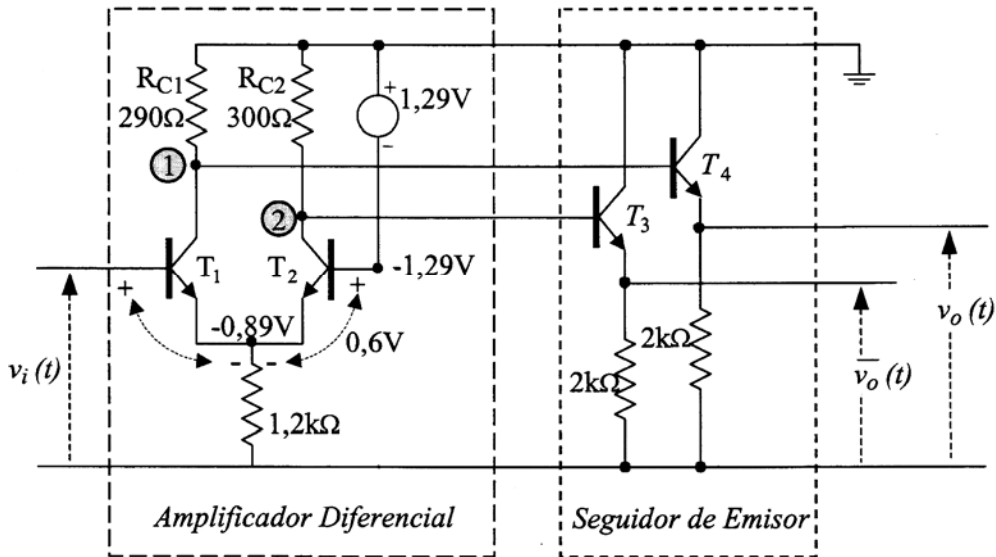
#### 1.- Lógica de emisoros acoplados

##### Amplificador diferencial



El circuito posee dos entradas  $v_1$  y  $v_2$  y dos salidas  $v_o^1$  y  $v_o^2$ . Dada la simetría del circuito, al tomar la salida entre los dos colectores, se elimina la parte común y solo queda la diferencia.

## Inversor ECL

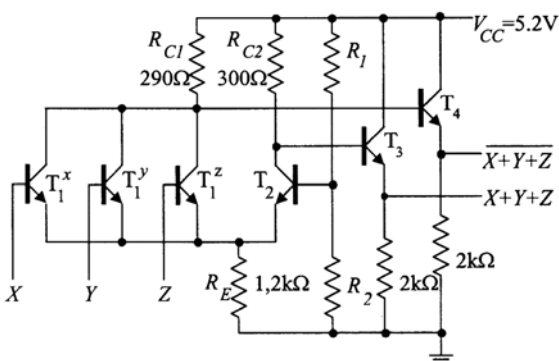


Módulos

- Amplificador diferencial
- Dos seguidores de emisor

La característica principal de esta familia respecto a la TTL es que los tiempos de transición son menores, ya que cuando se produce un cambio de nivel a la entrada se provoca un cambio de estado en  $T_1$  que se ve acelerado por el efecto de  $T_2$ .

## Puerta NOR en ECL



Cuando todas las entradas son  $\emptyset$  los  $T_1$  están cortados, no dejan pasar corriente por ellos y la tensión en  $R_E$  es pequeña. La  $V_{BE}$  de  $T_2$  aumenta y  $T_2$  conduce al aumentar su  $I_B$ . Ello provoca

que la corriente que pasa por  $R_{C2}$  se desvía por  $T2$  y va poca a  $I_{B3}$  que se corta provocando  $V_{R_{C3}} = 0$ .

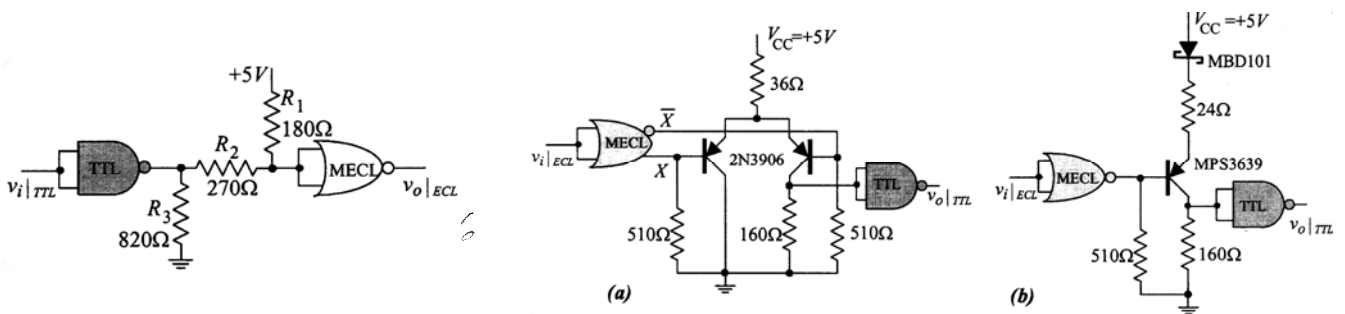
O sea  $x = y = z = 0 \Rightarrow V_s = 0$

Si cualquiera de las entradas (o las tres) son 1, el transistor  $T1$  correspondiente conduce, la corriente por  $R_E$  aumenta y su caída de tensión también. Por lo tanto la  $V_{BE2}$  disminuye, la  $I_{B2}$  disminuye,  $T2$  se corta y la  $I$  por  $R_{C2}$  va por la base de  $T3$  que conduce y provoca que la tensión en la resistencia de emisor de  $T3$

sea la  $V_{CC} \Rightarrow I \Rightarrow x = y = z = 1 \Rightarrow V_s = 1$   
 $x \text{ ó } y \text{ ó } z = 1 \Rightarrow V_s = 1$

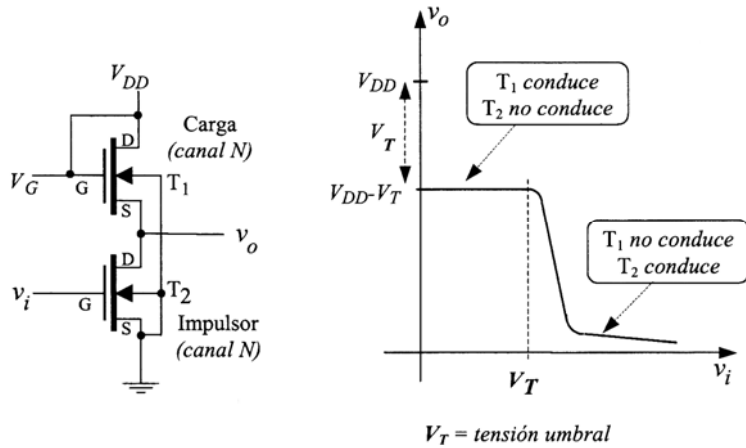
Lo que produce una puerta NOR en la salida de  $T3$  y por añadidura una OR en la salida de  $T4$ .

- El mayor problema de la ECL es el acoplamiento entre familias, que precisa de componentes auxiliares



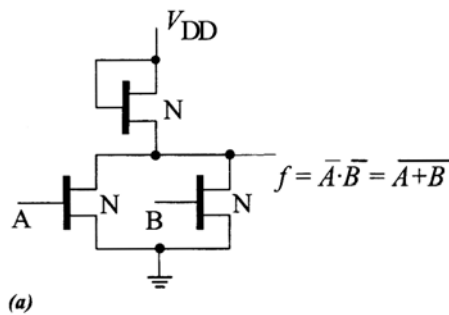
## 2.- Inversor básico en MOS

Ventajas transistores MOS →  $\left. \begin{array}{l} - \text{Bajo consumo} \\ - \text{Alta densidad integración} \end{array} \right\}$

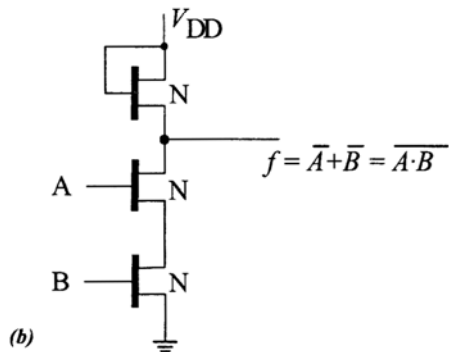


$T_1$  se comporta como la resistencia de carga.

## Puertas NAND y NOR



| A | B | $f(\text{NOR})$ |
|---|---|-----------------|
| 0 | 0 | 1               |
| 0 | 1 | 0               |
| 1 | 0 | 0               |
| 1 | 1 | 0               |



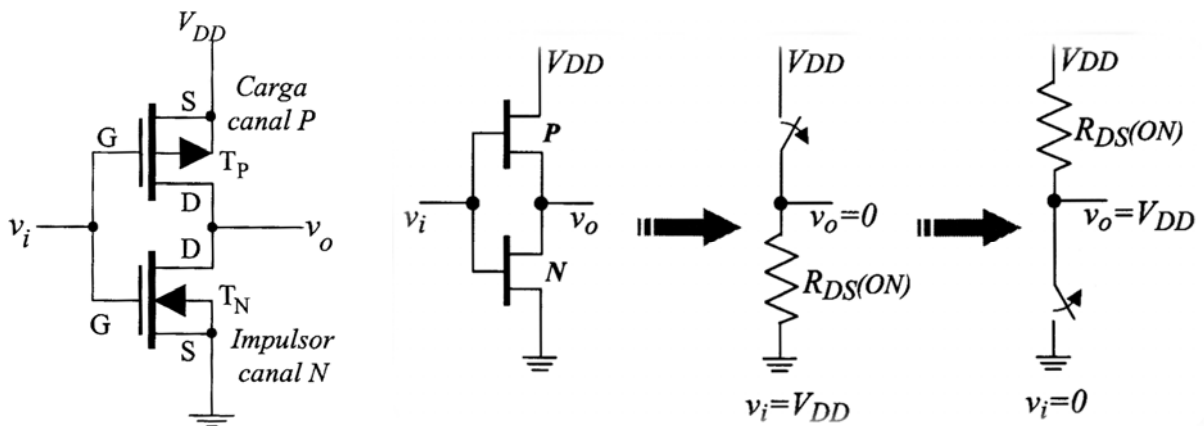
| A | B | $f(\text{NAND})$ |
|---|---|------------------|
| 0 | 0 | 1                |
| 0 | 1 | 1                |
| 1 | 0 | 1                |
| 1 | 1 | 0                |

### 3.- Inversor básico en CMOS

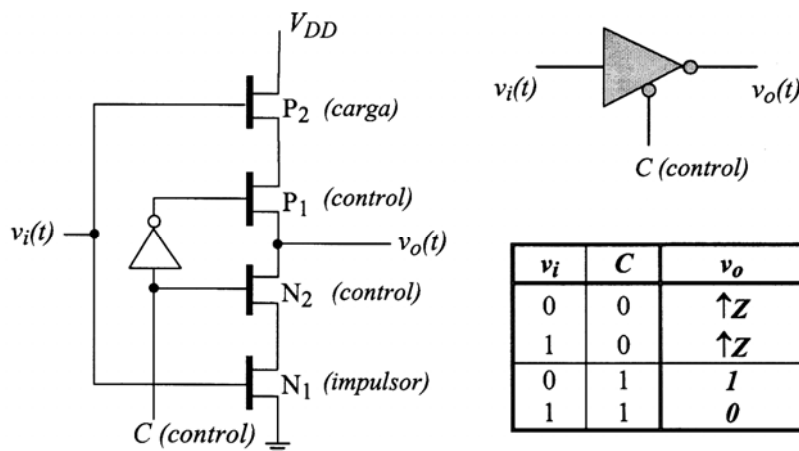
Familia  
lógica  
IDEAL

- Consumo de potencia = 0
- Retardo de propagación = 0
- Tiempo de subida y bajada controlable
- Inmuniidad al ruido del 50%  $\Rightarrow \frac{V_{alta} - V_{baja}}{2}$

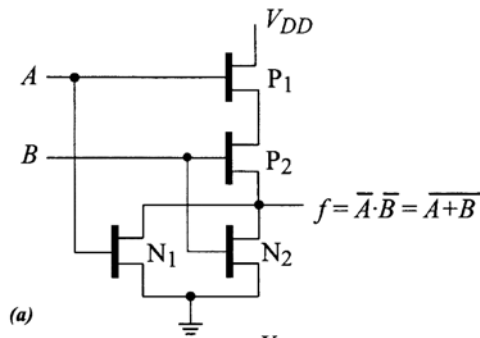
### Inversor



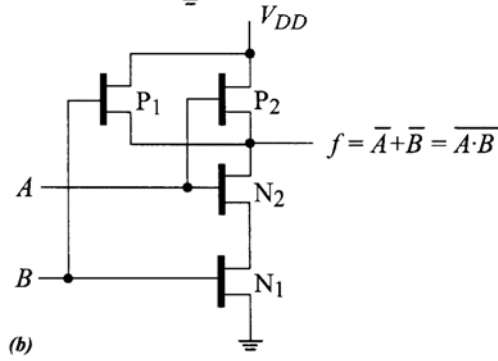
### Inversor triestado



# 4.- Circuitos NAND y NOR y puertas de transmisión en CMOS

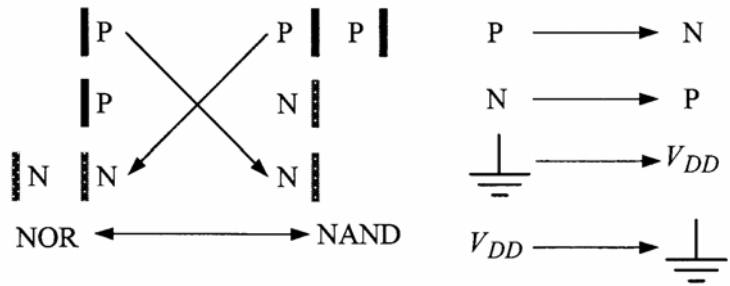


| A | B | f(NOR) |
|---|---|--------|
| 0 | 0 | 1      |
| 0 | 1 | 0      |
| 1 | 0 | 0      |
| 1 | 1 | 0      |



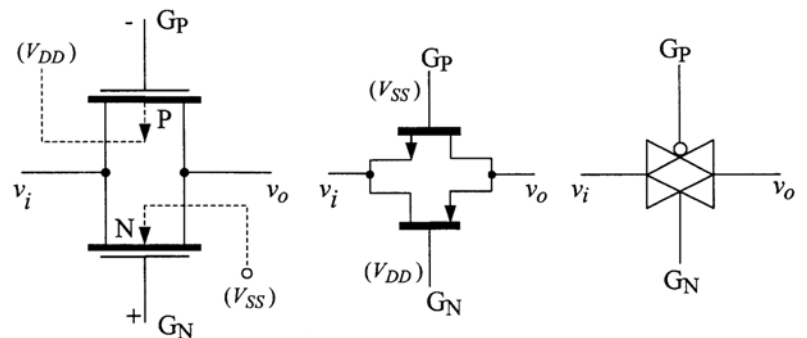
| A | B | f(NAND) |
|---|---|---------|
| 0 | 0 | 1       |
| 0 | 1 | 1       |
| 1 | 0 | 1       |
| 1 | 1 | 0       |

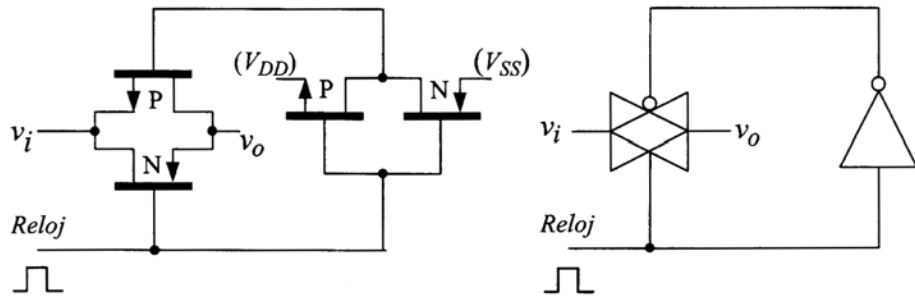
## Reglas de transformación



## Puertas de transmisión

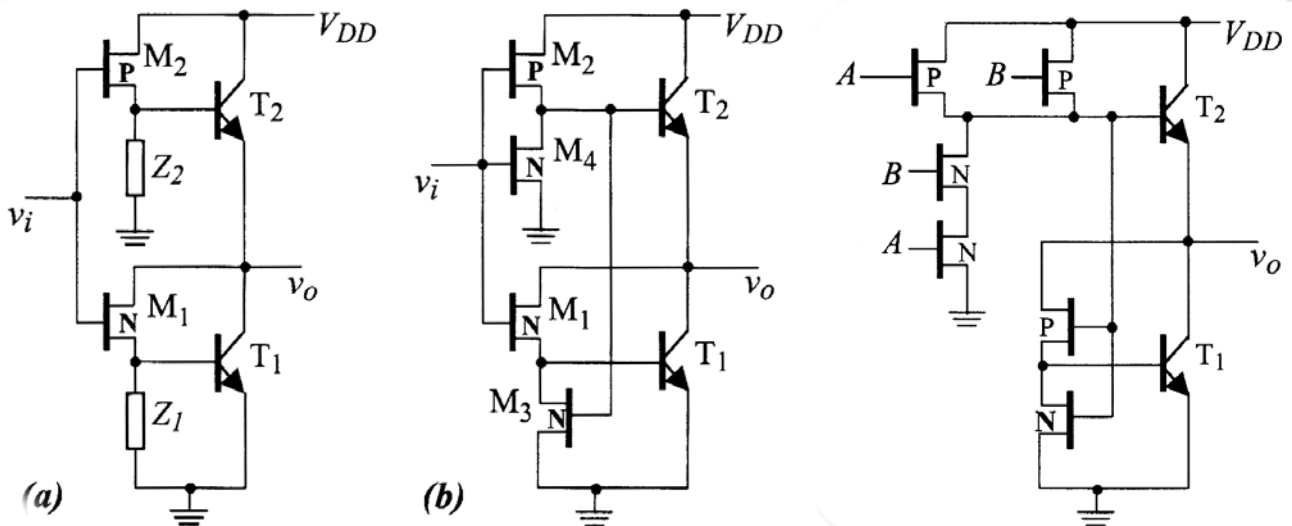
El transistor MOS es esencialmente un conmutador mandado por el potencial de puerta.





## 5.- Circuitos BICMOS

Usa los procesos CMOS para la síntesis lógica inicial, manteniendo una alta densidad de integración y el alto valor de la impedancia de entrada y termina con una configuración "push-pull" con transistores bipolares, entregando una corriente alta.



## 6.- Comparación entre familias lógicas

| Familia                    | Ventajas  | Inconvenientes  | Otras familias mejoradas   |
|----------------------------|---|---|--|
| TTL<br>(74xx)              | <ul style="list-style-type: none"> <li>• <i>El menor producto retardo por disipación de potencia</i></li> <li>• Buena flexibilidad lógica</li> <li>• Baja impedancia de salida</li> <li>• Buena inmunidad al ruido</li> <li>• Numerosas funciones</li> </ul>                    | <ul style="list-style-type: none"> <li>• Generación de ruido</li> </ul>   | 74Hxx<br>74Sxx<br>74Lxx<br>74LSxx<br>74ASxx<br>74ALSxx   |
| ECL                        | <ul style="list-style-type: none"> <li>• <i>El menor retardo de propagación</i></li> <li>• Buena flexibilidad lógica</li> <li>• Salidas complementarias</li> <li>• Baja impedancia de salida</li> <li>• Buena inmunidad al ruido</li> <li>• Baja generación de ruido</li> </ul> | <ul style="list-style-type: none"> <li>• Alta disipación (40 mW)</li> <li>• Necesita circuito de adaptación con otras familias</li> </ul>   | MECL 10K<br>MECL 100K<br>MECL 300K   |
| MOS                        | <ul style="list-style-type: none"> <li>• Alto fan-out</li> <li>• Gran densidad de integración</li> <li>• La NMOS es más rápida que la PMOS</li> </ul>   | <ul style="list-style-type: none"> <li>• Incompatibilidad con otras familias</li> <li>• Alta impedancia de salida</li> <li>• No admite cableado lógico</li> <li>• <u>Baja</u> velocidad PMOS</li> </ul> |  |
| CMOS<br>(400Cxx,<br>74Cxx) | <ul style="list-style-type: none"> <li>• <i>*La de menor disipación de potencia</i></li> <li>• Amplios márgenes de ruido</li> <li>• Alto fan-out y alto fan-in</li> <li>• Amplios márgenes en la alimentación</li> <li>• Buena inmunidad al ruido</li> </ul>                    | <ul style="list-style-type: none"> <li>• No admite cableado lógico</li> <li>• Menos rápida que TTL y ECL</li> </ul>   | 74HCxx:<br>74HCTxx<br>74ACTxx<br>74AHCTxx<br>74FCTxx<br>74ACTQxx<br>74VHCxx<br><u>74VHCTxx</u> |

**H:** Alta velocidad. **L:** Baja potencia. **S:** Schottky. **A:** Avanzada. **C:** CMOS. **T:** Compatible con TTL. **V:** muy., **U:** Ultra.  
**FAST™** t **FACT™**: Marca registrada Fairchild: Circuitos avanzados de alta velocidad en TTL y CMOS.  
**TingLogic™** de Fairchild: HS, HST, UHS en tecnología CMOS (2 micrón) que admite alimentación variable  
**Crossvolt™** de Fairchild: LCX, LVX VCX en tecnología CMOS y LVT y LVTH en tecnología BICMOS